

Dokumentation CORE-563

Dok-Rev. 1.0 vom 16.05.2011
Hardware-Rev. 1.1 vom 17.06.2010

Inhaltsverzeichnis

1	Allgemeine Hinweise	3
1.1	Handhabung	3
1.2	Installation	3
1.3	Erklärung	3
1.4	Reparaturen	3
2	Technische Daten	4
2.1	Umgebungsbedingungen	4
2.2	Mechanische Abmessungen	4
2.3	Technische Daten	4
3	Inbetriebnahme	5
3.1	Einbau	5
3.2	Spannungsversorgung	5
3.3	Steckverbinder	5
3.4	Lage der Jumper und Anschlüsse	5
3.5	Beschreibung der Jumper	6
3.5.1	ST6: Adressbelegung für das externe FLASH	6
3.5.2	ST62: Takt für PSRAM	6
3.5.3	ST63: Batteriepufferung des internen Prozessor RAMs	6
3.5.4	ST8: Bootadresse	6
4	Hardwarebeschreibung	7
4.1	Anschlußbelegung	7

Revisionsliste:

Rev.	Datum	Na.	Änderung
1.0	13.05.2011	Ko	Erstellung

1 Allgemeine Hinweise

1.1 Handhabung

1. Lesen Sie bitte zuerst sorgfältig diese Dokumentation bevor Sie die Hardware auspacken und einschalten. Sie sparen Zeit und vermeiden Probleme.
2. Beachten Sie bitte die Vorsichtsmaßnahmen bei der Handhabung elektrostatisch gefährdeter Hardware.
3. Wenn die Hardware Batterien enthält, legen Sie sie nicht auf elektrisch leitfähige Unterlagen. Die Batterie könnte kurzgeschlossen werden und Schäden verursachen.
4. Achten Sie bitte darauf, daß der spezifizierte Temperaturbereich nicht verlassen wird.

1.2 Installation

1. Überprüfen Sie, ob alle Jumper entsprechend Ihrer Anwendung gesetzt sind.
2. Schalten Sie die Spannungsversorgung der externen Anschlüsse ab, bevor Sie eine Verbindung herstellen.
3. Wenn Sie sicher sind, daß alle Verbindungen korrekt installiert sind, schalten Sie die Spannungsversorgung ein.

1.3 Erklärung

Wir behalten uns das Recht vor, Änderungen, die einer Verbesserung der Schaltung oder des Produktes dienen, ohne besondere Hinweise vorzunehmen. Trotz sorgfältiger Kontrolle kann für die Richtigkeit der hier gegebenen Daten, Schaltpläne, Programme und Beschreibungen keine Haftung übernommen werden. Die Eignung des Produktes für einen bestimmten Einsatzzweck wird nicht zugesichert.

1.4 Reparaturen

Sollte das Produkt defekt sein, so senden Sie es bitte frei in geeigneter Verpackung mit folgender Beschreibung an uns zurück:

- Fehlerbeschreibung
- Trat der Fehler nur unter bestimmten Bedingungen auf?
- Was war angeschlossen?
- Wie sahen die angeschlossenen Signale aus?
- Garantiereparatur oder nicht?

2 Technische Daten

2.1 Umgebungsbedingungen

Umgebungstemperatur (Betrieb)	0-50° C
Umgebungstemperatur (Lagerung)	-20-85° C
rel. Luftfeuchte	max. 95%, nicht kondensierend
Höhe	-300m bis +3000m

2.2 Mechanische Abmessungen

Kartengröße	71,5 x 57 mm
Anschlüsse	2x Molex-Steckverbinder 160 polig

2.3 Technische Daten

Versorgungsspannung:	5 V _{DC} , max. 0,05A / 3,3 V _{DC} , max. 0,4A
Prozessor	MPC563 / 56 MHz / FPU
Speicher	8 MB PSDRAM 512 KB internes FLASH 8 MB externes FLASH 4 KB E ² PROM
Ser. Schnittstellen	2x RS232
CAN	2x CAN 2.0B
RTC	Real Time Clock
TPU	32 Kanäle
A/D-Wandler	32 Kanäle / 10 Bit / 10 µs
Port Pins	dig. I/O, PWM ...

3 Inbetriebnahme

3.1 Einbau

Das CORE-563 Modul ist für das IF555-3Trägerboard bestimmt, kann aber natürlich auch auf eigenen Trägerboards eingesetzt werden.

3.2 Spannungsversorgung

Die Spannungsversorgung erfolgt mit 5V und 3,3V.

3.3 Steckverbinder

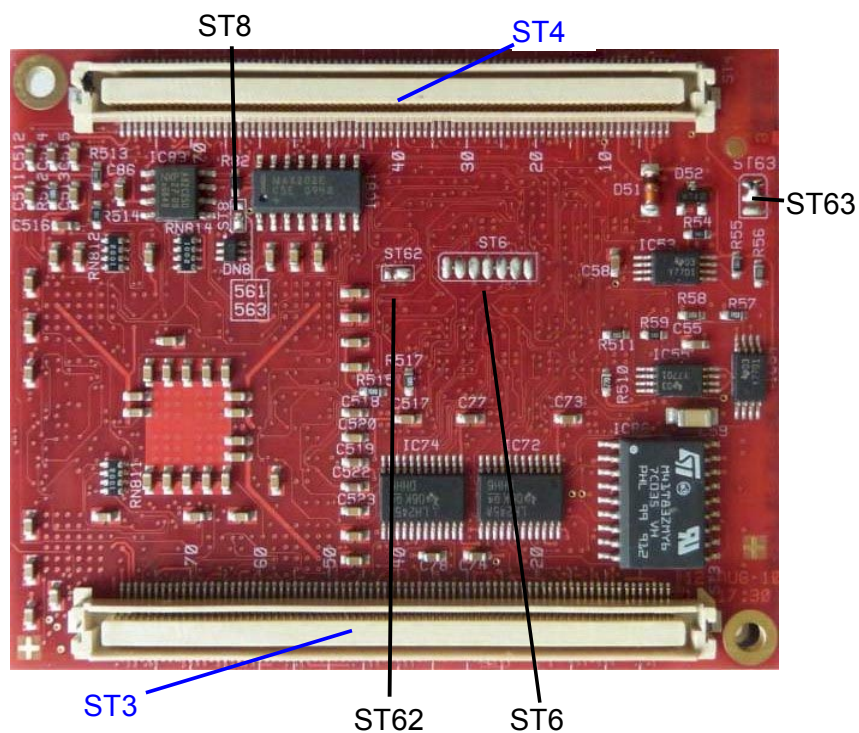
Alle Anschlüsse des CORE-563 werden über zwei 160 polige Molex-Steckverbinder aus der 52885 Serie geführt. Die Molex-Nummer lautet 0528851674.

Als Gegenstücke können z.B. folgende Molex Buchsen eingesetzt werden:

Molex Serie 55091-1674, Bestellnummer: 0550911674, 6mm hoch

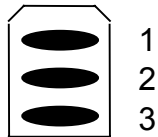
3.4 Lage der Jumper und Anschlüsse

Sicht auf die Unterseite:



3.5 Beschreibung der Jumper

Die Löt-Jumper werden folgendermaßen gezählt:



3.5.1 ST6: Adressbelegung für das externe FLASH

Mit ST6 werden die Adressen für das externe Flash richtig beschaltet. Dieser Jumper ist von der Hardware abhängig und darf nicht verändert werden!

3.5.2 ST62: Takt für PSRAM

ST63 legt ggf. den Takt an die PSRAM's. Dieser Jumper ist von der Hardware abhängig und darf nicht verändert werden!

3.5.3 ST63: Batteriepufferung des internen Prozessor RAMs

Mit ST63 kann das interne Prozessor RAM batteriegepuffert werden:

RAM Pufferung	Jumper
On	1-2
Off	2-3

Es ergibt sich folgender Stromverbrauch:

	Versorgung	Stromverbrauch (aus Batterie)
RAM mit Batteriepufferung	On	5 μ A
	Off	10 μ A
RAM ohne Batteriepufferung (nur Echtzeituhr versorgt)	On	0,27 μ A
	Off	0,63 μ A

3.5.4 ST8: Bootadresse

ST8 legt fest, von welcher Adresse der MPC563 booten soll. Dieser Jumper darf nicht verändert werden!

4 Hardwarebeschreibung

Das CORE-563 stellt den PowerPC MPC563 incl. RAM und FLASH sowie einige Schnittstellen über 2 Stück 160 polige Steckverbinder zur Verfügung.

4.1 Anschlußbelegung

Reihe A	ST3	Reihe B
-	1	CLKOUT
GND	2	/IRQ1
/IRQ3	3	/IRQ2
-	4	GND
/CS2	5	/CS3
-	6	-
GND	7	/OE
-	8	A31
A30	9	GND
A29	10	A28
A27	11	A26
GND	12	A25
A24	13	A23
A22	14	GND
A21	15	A20
A19	16	A18
GND	17	A17
A16	18	
-	19	GND
-	20	
-	21	
GND	22	
-	23	GND
GND	24	GND
GND	25	GND
GND	26	GND
GND	27	GND
GND	28	
-	29	GND
-	30	
-	31	
GND	32	
-	33	
-	34	GND
-	35	
-	36	

Reihe A	ST4	Reihe B
+3V3	1	+3V3
+3V3	2	+3V3
GND	3	GND
+5V	4	-
+5V	5	-
V _{BAT}	6	-
GND	7	-
+3V3 Good	8	/SRESET
	9	GND
/HRESET	10	/HRESIN
/PORESET	11	MGPIO14
GND	12	MGPIO12
MGPIO15	13	MGPIO10
MGPIO13	14	GND
MGPIO11	15	MGPIO8
MGPIO9	16	RxD1_TTL
GND	17	TxD1_TTL
B_CANH	18	B_CANL
MGPIO7	19	GND
-	20	A_CANL
RxD2	21	A_CANH
GND	22	RxD1
TxD2	23	TxD1
MGPIO6	24	GND
QGPIO5	25	QGPIO6
QGPIO3	26	QGPIO4
GND	27	QGPIO2
QGPIO1	28	QGPIO0
MGPIO5	29	GND
MGPIO4	30	SGPIOC7
SCL	31	SGPIOC6
GND	32	SDA
DSDI	33	/IRTC
-	34	GND
DSCK	35	DSDO
-	36	VFLS0

GND	37	D15
D14	38	D13
D12	39	GND
D11	40	D10
D9	41	D8
GND	42	D7
D6	43	D5
D4	44	GND
D3	45	D2
D1	46	D0
GND	47	
-	48	
-	49	GND
-	50	
-	51	
GND	52	/WE1
/TS	53	/WE0
R/-W	54	GND
-	55	/IRQ4
-	56	MODCK1
GND	57	MODCK2
-	58	MODCK3
-	59	GND
B_TPU15	60	B_TPU14
B_TPU13	61	B_TPU12
GND	62	B_TPU10
B_TPU11	63	B_TPU8
B_TPU9	64	GND
B_TPU7	65	B_TPU6
B_TPU5	66	B_TPU4
GND	67	B_TPU2
B_TPU3	68	B_TPU0
B_TPU1	69	GND
B_TPU_CLK	70	A_TPU_CLK
A_TPU15	71	A_TPU14
GND	72	A_TPU12
A_TPU13	73	A_TPU10
A_TPU11	74	GND
A_TPU9	75	A_TPU8
A_TPU7	76	A_TPU6
GND	77	A_TPU4
A_TPU5	78	A_TPU2
A_TPU3	79	GND
A_TPU1	80	A_TPU0

GND	37	VFLS1
MGPIO3	38	MGPIO2
MGPIO1	39	GND
MDA9	40	MGPIO0
MDA7	41	MDA8
GND	42	MDA7
MDA5	43	MDA4
MDA3	44	GND
MDA1	45	MDA2
MPWM7	46	MDA0
GND	47	MPWM6
MPWM5	48	MPWM4
MPWM3	49	GND
MPWM1	50	MPWM2
MPWM0	51	V _{DD} Good
GND	52	V _{DD} Good
RxD2_TTL	53	EPEE
TxD2_TTL	54	GND
-	55	B_CNTX0
-	56	B_CNRX0
GND	57	A_CNTX0
ETRIG2	58	A_CNRX0
ETRIG1	59	GND
B_AD14	60	B_AD15
B_AD12	61	B_AD13
GND	62	B_AD11
B_AD10	63	B_AD9
B_AD8	64	GND
B_AD6	65	B_AD7
B_AD4	66	B_AD5
GND	67	B_AD3
B_AD2	68	B_AD1
B_AD0	69	GND
A_AD14	70	A_AD15
A_AD12	71	A_AD13
GND	72	A_AD11
A_AD10	73	A_AD9
A_AD8	74	GND
A_AD6	75	A_AD7
A_AD4	76	A_AD5
GND	77	A_AD3
A_AD2	78	A_AD1
A_AD0	79	GND
V _{DDA}	80	V _{RH}