

Dokumentation PBETH2

Dok-Rev. 1.4 vom 14.11.2007
Hardware-Rev. 2.0 vom 10.01.2005

Inhaltsverzeichnis

1	Allgemeine Hinweise	4
1.1	Handhabung	4
1.2	Installation	4
1.3	Erklärung	4
1.4	Reparaturen	4
2	Allgemeine Informationen	5
2.1	Einbau	5
2.2	Umgebungsbedingungen	5
2.3	Mechanische Abmessungen	5
2.4	Technische Eigenschaften	5
3	Inbetriebnahme	6
3.1	Lage der Jumper und Steckverbinder	6
3.1.1	Grundplatine – Bestückungsseite	6
3.1.2	Grundplatine – Lötseite	7
3.1.3	Add-On – Bestückungsseite	7
3.2	Beschreibung der Jumper und Steckverbinder	8
3.2.1	ST1: Background Debug Mode	8
3.2.2	ST2: Pbus	8
3.2.3	ST3, ST4, ST15: Übergabe an Add-On	8
3.2.4	ST5, SW1: Konfigurationsschalter	8
3.2.5	ST6...ST8, ST11: Pegel für Pin 3 der synchronen seriellen Schnittstellen	10
3.2.6	ST9, ST3 des Add-Ons: Mehrfach-RJ45, seriell und Ethernet	10
3.2.7	ST10...ST12 sowie ST11..ST13 des Add-On: V_{CC} an Pin 8 der RJ45	12
3.2.8	ST13: Versorgung 24 V_{DC}	12
3.3	Frontansicht	12
3.4	Leuchtdioden RUN, T1 und T2	12
4	Hardwarebeschreibung	13
4.1	Belegung der Port-Pins	13
4.1.1	Belegung nach Ports	13
4.1.2	Belegung nach Funktion	15
4.2	Chip-Selects und Adressbelegung	17
4.3	Interrupts	17
4.4	PBus	18
4.5	Batterie/Goldcap	18
5	Programmierung	19

Revisionsstand der Dokumentation

Revisionsliste:

Rev.	Datum	Na.	Änderung
1.0	10.01.2005	Ha	Erstellung
1.1	13.01.2005	Ha	Pinzählung RJ45 korrigiert
1.2	14.03.2005	Ha	LED-Belegung RJ45 Netzwerk korrigiert Bez. LED T1/T2/RUN korrigiert
1.2	31.03.2005	Ha	Lage der Jumper sowie Events ergänzt
1.3	26.09.2005	Ha	Typbezeichnung korrigiert
1.4	05.10.2005	Ko	Platinenmaße korrigiert

Fehlerliste:

Datum	Na.	Art	Rev	Fehler

1 Allgemeine Hinweise

1.1 Handhabung

1. Lesen Sie bitte zuerst sorgfältig diese Dokumentation bevor Sie die Hardware auspacken und einschalten. Sie sparen Zeit und vermeiden Probleme.
2. Beachten Sie bitte die Vorsichtsmaßnahmen bei der Handhabung elektrostatisch gefährdeter Hardware.
3. Wenn die Hardware Batterien enthält, legen Sie sie nicht auf elektrisch leitfähige Unterlagen. Die Batterien könnten kurzgeschlossen werden und Schäden verursachen.
4. Achten Sie bitte darauf, daß der spezifizierte Temperaturbereich nicht verlassen wird.

1.2 Installation

1. Überprüfen Sie, ob alle Jumper entsprechend Ihrer Anwendung gesetzt sind.
2. Schalten Sie die Spannungsversorgung der externen Anschlüsse ab, bevor Sie eine Verbindung herstellen.
3. Wenn Sie sicher sind, daß alle Verbindungen korrekt installiert sind, schalten Sie die Spannungsversorgung ein.

1.3 Erklärung

Wir behalten uns das Recht vor, Änderungen, die einer Verbesserung der Schaltung oder des Produktes dienen, ohne besondere Hinweise vorzunehmen. Trotz sorgfältiger Kontrolle kann für die Richtigkeit der hier gegebenen Daten, Schaltpläne, Programme und Beschreibungen keine Haftung übernommen werden. Die Eignung des Produktes für einen bestimmten Einsatzzweck wird nicht zugesichert.

1.4 Reparaturen

Sollte das Produkt defekt sein, so senden Sie es bitte frei in geeigneter Verpackung mit folgender Beschreibung an uns zurück:

- Fehlerbeschreibung
- Trat der Fehler nur unter bestimmten Bedingungen auf
- Was war angeschlossen
- Wie sahen die angeschlossenen Signale aus
- Garantiereparatur oder nicht

2 Allgemeine Informationen

2.1 Einbau

Die PBETH2 ist zum Einbau in EMV-dichte Gehäuse bestimmt. Die Verkabelung ist EMV-gerecht mit abgeschirmten Kabeln durchzuführen. Sie darf nur von EMV-kundigem Personal durchgeführt werden.

2.2 Umgebungsbedingungen

Umgebungstemperatur (Betrieb)	0-50° C
Umgebungstemperatur (Lagerung)	-20-85° C
	Option: Betrieb -40-85° C, Lagerung -50-105° C
rel. Luftfeuchte	max. 95%, nicht kondensierend
Höhe	-300m bis +3000m

2.3 Mechanische Abmessungen

Europakarte:	160 x 100 mm, optional 180 x 100 mm
Frontplatte:	8TE

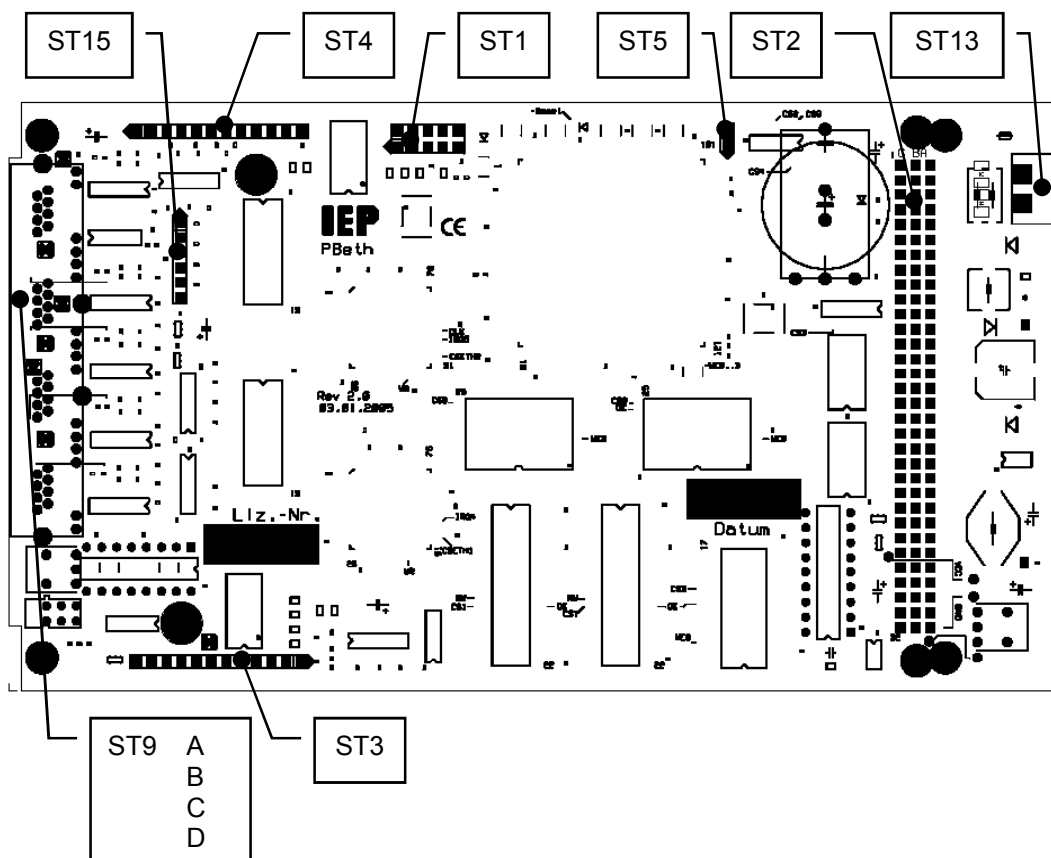
2.4 Technische Eigenschaften

Versorgungsspannung:	5 V _{DC} ±5%, max. 1A, über 64p VG-Leiste Optional: 24 V _{DC} ±10%, max 0.4 A, über 2p Phoenix-Stecker MSTBV2/5,8
Serielle Schnittstellen:	über RJ45, 3x 7-Draht RS-232, synchron/asynchron, auf der Grundplatine, sowie 1x 7-Draht RS-232, synchron/asynchron und 2x 5-Draht RS-232 asynchron über Add-On
Ethernet:	2 x 10 MBit Ethernet RJ45, je 1x auf Grundplatine und Add-On
Bus-Anschluß	PBus Master über 64p VG-Leiste
D-RAM	4 MiB; 32 Bit breit
S-RAM	512KiB; 8 Bit breit, optionbatteriegepuffert
FLASH	4 MiB, 32 Bit breit

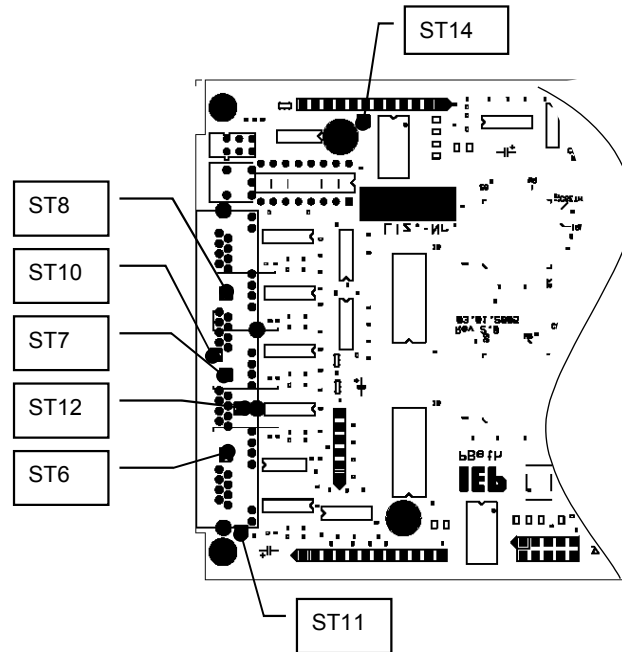
3 Inbetriebnahme

3.1 Lage der Jumper und Steckverbinder

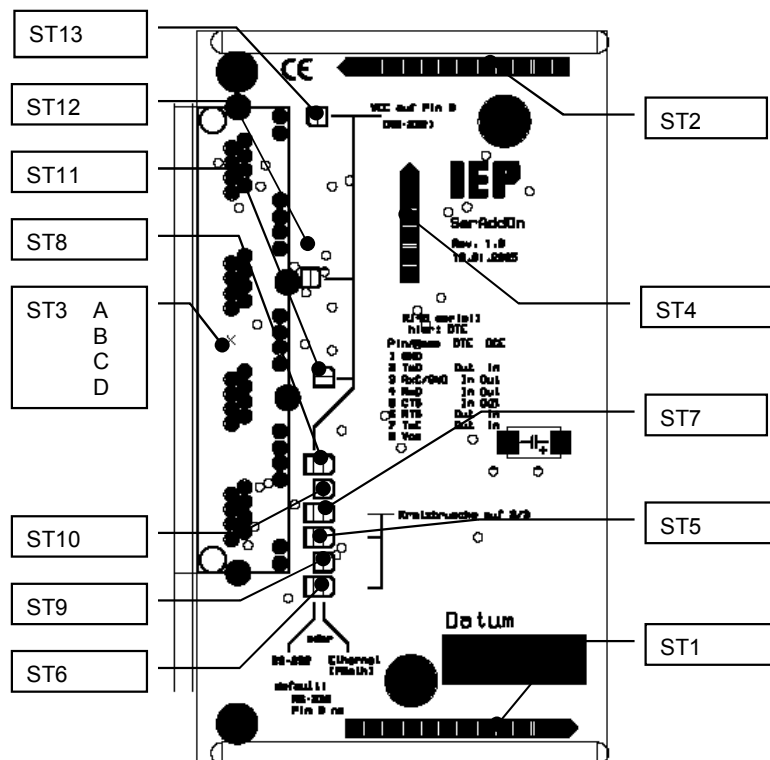
3.1.1 Grundplatte – Bestückungsseite



3.1.2 Grundplatine – Lötseite

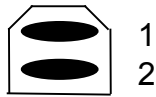


3.1.3 Add-On – Bestückungsseite



3.2 Beschreibung der Jumper und Steckverbinder

Die Löt-Jumper werden folgendermaßen gezählt:



3.2.1 ST1: Background Debug Mode

ST1 bietet einen 10-poligen Standard-BDM-Anschluss mit 5 V Signalpegel

Signal	PIN	PIN	Signal
-DS	1	2	-BERR
GND	3	4	-BKPT
GND	5	6	FREEZE
-RESET	7	8	DSI
VCC	9	10	DSO

3.2.2 ST2: Pbus

Über die 64p-VG-Leiste können Standardbaugruppen mit Pbus angeschlossen werden.

3.2.3 ST3, ST4, ST15: Übergabe an Add-On

Diese 1-reihigen Pfostenleisten dienen der Signalübergabe an das Add-On. ST4 Pin 12

3.2.4 ST5, SW1: Konfigurationsschalter

Die Signale sind an Portleitungen des Prozessors geführt und über Pull-Up-Widerstände auf definierten Pegel gelegt.

Bei Einsatz von RTOS-UH haben sie folgende Bedeutung:

3.2.4.1 ST5: Scanbereich auf Betriebssystem beschränken

Ist ST5 geschlossen, so berücksichtigt RTOS-UH beim Systemstart im Flash abgelegte Anwendungen nicht, ebenso wird das Ausführen einer evtl. vorhandenen AUTO-Datei unterdrückt.

ST5 ist erforderlich, um wieder Zugriff auf die PBeth2 zu erhalten, falls fehlerhafte Anwendungen im Flash einen ordnungsgemäßen Systemstart verhindern.

3.2.4.2 SW1: Konfiguration der 7-Draht RS-232

Über SW1 wird die Konfiguration der seriellen Schnittstellen /A3 ... /A6 (ST9 A..C, ST3A des Add-Ons) eingestellt. Es gelten folgende Zuordnungen:

Kontakt	Port-Pin	SCC	Systemname
SW1/1	PB0	SCC1	/A3
SW1/2	PB1		
SW1/3	PB2	SCC2	/A4
SW1/4	PB17		
SW1/5	PC0	SCC3	/A5
SW1/6	PC1		
SW1/7	PC5	SCC4 (Add-On)	/A6
SW1/8	PC7		

In Abhängigkeit von den Schalterstellungen werden folgende Betriebsarten genutzt:

	Kontakt 2/4/6/8 offen	Kontakt 2/4/6/8 geschlossen
Kontakt 1/3/5/7 offen	Asynchron	TxC intern, RxC extern
Kontakt 1/3/5/7 geschlossen	TxC und RxC intern	TxC und RxC extern

Die hier vorgenommenen Einstellungen müssen beim Anschluss der Signale entsprechend berücksichtigt werden! Insbesondere müssen die angeschlossenen Taktleitung entsprechend als Ein- oder Ausgänge vorliegen.

Die Schnittstellentreiber der PBeth2 sind fest verdrahtet. Die Datenrichtungen aus Sicht der PBeth2 sind:

TxC: Ausgang (Pin 7 des RJ45)

RxC: Eingang (Pin 3 des RJ45)

Die Taktsignale der SCC werden entsprechend der eingestellten Betriebsart wie folgt benutzt:

Betriebsart	Signale
Asynchron	TxC und RxC unbenutzt
TxC intern, RxC extern	TxC wird vom SCC erzeugt und ausgegeben Das extern vorgegebene RxC wird verwendet
TxC und RxC intern	TxC und RxC werden vom SCC erzeugt, TxC wird ausgegeben
TxC und RxC extern	TxC und RxC werden gemeinsam vom Eingang RxC versorgt.

3.2.5 ST6...ST8, ST11: Pegel für Pin 3 der synchronen seriellen Schnittstellen

Über diese auf der Lötseite der Platine befindlichen Lötjumper kann Pin 3 der RJ45 der seriellen Schnittstellen fest auf Masse gelegt werden.

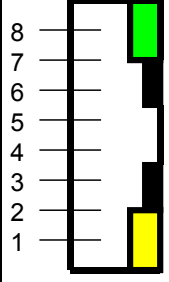
In der Default-Einstellung sind diese Jumper über Kratzbrücken geschlossen, d.h. bei der Verwendung als synchrone Schnittstelle müssen diese Brücken getrennt werden.

3.2.6 ST9, ST3 des Add-Ons: Mehrfach-RJ45, seriell und Ethernet

Jede der 8 RJ45-Schnittstellen verfügt über 2 LEDs zur Anzeige des Betriebszustands.

3.2.6.1 ST9/A ... ST9/C (SCC1...SCC3, /A3.../A5), ST3/A (SCC4, /A6) des Add-Ons (7-Draht-Schnittstellen)

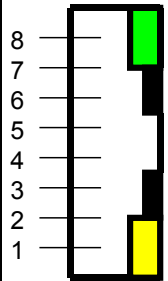
Die Steckverbinder sind wie folgt belegt:

	Pin	Signal	Datenrichtung	Farbe EIA 568A	Farbe EIA 568B
	1	GND		ws-gn	ws-or
	2	TxD	Out	gn	or
	3	RxC	In	ws-or	ws-gn
	4	RxD	In	bl	bl
	5	CTS	In	ws-bl	ws-bl
	6	RTS	Out	or	gn
	7	TxC	Out	ws-br	ws-br
	8	VCC (über ST10...)		br	br

Die LEDs sind an die Signale TxD (grüne LED) und RxD (gelbe LED) gekoppelt und leuchten bei aktivem Signal (positiver RS-232-Pegel).

3.2.6.2 ST3/B (SMC1, /A1) und ST3/C (SMC2, /A2) des Add-Ons (5-Draht-Schnittstellen)

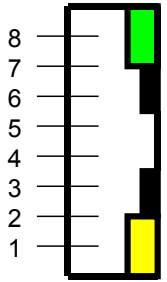
Die Belegung entspricht den 7-Draht-Schnittstellen, es entfallen die Signale RxC und TxC.

	Pin	Signal	Datenrichtung	Farbe EIA 568A	Farbe EIA 568B
	1	GND		ws-gn	ws-or
	2	TxD	Out	gn	or
	3	nc/GND (ST6...)		ws-or	ws-gn
	4	RxD	In	bl	bl
	5	CTS	In	ws-bl	ws-bl
	6	RTS	Out	or	gn
	7	nc		ws-br	ws-br
	8	VCC (über ST10...)		br	br

Die LEDs sind an die Signale TxD (grüne LED) und RxD (gelbe LED) gekoppelt und leuchten bei aktivem Signal (positiver RS-232-Pegel).

3.2.6.3 ST9/D (ETH1) und ST3/D (ETH2) des Add-Ons

Die Ethernet-Schnittstellen sind standardkonform belegt, die nicht genutzten Adernpaare sind gemeinsam auf PE gelegt.

	Pin	Signal	Farbe EIA 568A	Farbe EIA 568B
	1	TX+	ws-gn	ws-or
	2	TX-	gn	or
	3	RX+	or-ws	ws-gn
	4	PE	bl	bl
	5	PE	ws-bl	ws-bl
	6	RX-	or	gn
	7	PE	br-ws	ws-br
	8	PE	br	br

Die gelbe LED signalisiert die Erkennung eines LINK-Signals, die grüne LED Sendeaktivität.

3.2.7 ST10...ST12 sowie ST11..ST13 des Add-On: V_{CC} an Pin 8 der RJ45

Über diese Lötbrücken kann bei jeder der ser. Schnittstellen Pin 8 mit V_{CC} versorgt werden. Dies ermöglicht z.B. die Versorgung extern angeschlossener RS-232/RS-485 Konverter von der PBeth2 her.

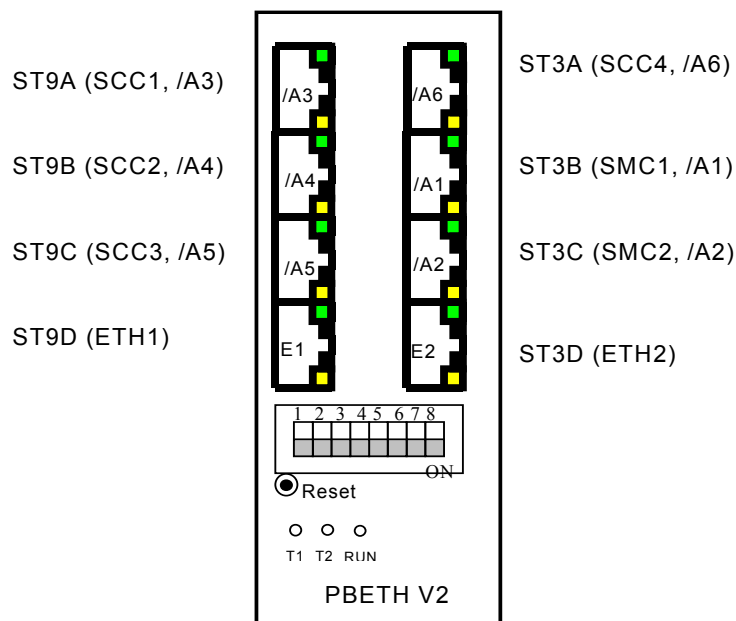
Im Auslieferungszustand sind diese Lötbrücken nicht geschlossen.

Bitte beachten Sie, dass ggf. an Pin 8 direkt die Versorgungsspannung des Rechnerkerns zur Verfügung steht. Rückwirkungen angeschlossener Verbraucher können die Stabilität der PBeth2 beeinträchtigen.

3.2.8 ST13: Versorgung 24 V_{DC}

Dieser Anschluß steht nur bei der verlängerten Platinenrevision zur Verfügung.

3.3 Frontansicht



3.4 Leuchtdioden RUN, T1 und T2

Die RUN-LED zeigt die invertierte HALT-Leitung des Prozessors, d.h. wenn die LED leuchtet, läuft der Prozessor.

Die LEDs T1 und T2 können vom Anwenderprogramm angesteuert werden.

4 Hardwarebeschreibung

4.1 Belegung der Port-Pins

Die PBeth2 nutzt alle Ports des MC68360.

4.1.1 Belegung nach Ports

4.1.1.1 Port A

Port A	Signal	Bedeutung
PA0	RXD1	Rx-Data SCC1
PA1	TXD1	Tx-Data SCC1
PA2	RXD2	Rx-Data SCC2
PA3	TXD2	Tx-Data SCC2
PA4	RXD3	Rx-Data SCC3
PA5	TXD3	Tx-Data SCC3
PA6	RXD4	Rx-Data SCC4
PA7	TXD4	Tx-Data SCC4
PA8	CLK1	Rx-Takt SCC1 (Input, CLK1 bei externem Takt, Port-Pin bei Nutzung des BRG1)
PA9	TOUT1	Baud-Generator SMC1 Output
PA10	CLK3	Rx-Takt SCC2 (Input, CLK3 bei externem Takt, Port-Pin bei Nutzung des BRG2)
PA11	CLK4	CLK4, Baud-Generator SMC1 Input
PA12	CLK5	Rx-Takt SCC3 (Input, CLK5 bei externem Takt, Port-Pin bei Nutzung des BRG3)
PA13	TOUT3	Baud-Generator SMC2 Output
PA14	CLK7	Rx-Takt SCC4 (Input, CLK7 bei externem Takt, Port-Pin bei Nutzung des BRG4)
PA15	CLK8	CLK8, Baud-Generator SMC2 Input

PA9 und PA11 sowie PA13 und PA15 sind jeweils verbunden.

4.1.1.2 Port B

Port B	Signal	Bedeutung
PB0	SW1/1	Konfigurationsschalter
PB1	SW1/2	Konfigurationsschalter
PB2	SW1/3	Konfigurationsschalter
PB3	BRGO4	Tx-Takt SCC4
PB4	BRGO1	Tx-Takt SCC1
PB5	BRGO2	Tx-Takt SCC2
PB6	SMTXD1	Tx-Data SMC1
PB7	SMRXD1	Rx-Data SMC1
PB8	RTS5	RTS SMC1
PB9	RTS6	RTS SMC2
PB10	SMTXD2	Tx-Data SMC2
PB11	SMRXD2	Rx-Data SMC2
PB12	RTS1	RTS SCC1
PB13	RTS2	RTS SCC2
PB14	RTS3	RTS SCC3
PB15	RTS4	RTS SCC4
PB16	BRGO3	Tx-Takt SCC3
PB17	SW1/4	Konfigurationsschalter

4.1.1.3 Port C

Port C	Signal	Bedeutung
PC0	SW1/5	Konfigurationswahlschalter
PC1	SW1/6	Konfigurationswahlschalter
PC2	CTS5	CTS SMC1
PC3	CTS6	CTS SMC2
PC4	CTS1	CTS SCC1
PC5	SW1/7	Konfigurationswahlschalter
PC6	CTS2	CTS SCC2
PC7	SW1/8	Konfigurationswahlschalter

PC8	CTS3	CTS SCC3
PC9	Add-On	Add-On-Erkennung
PC10	CTS4	CTS SCC4
PC11	Scan	Konfiguration: Scanbereichsbeschränkung auf RTOS-UH

4.1.2 Belegung nach Funktion

4.1.2.1 SCC1 (/A3, ST9A)

Funktion SCC1	Port	Signal	Bedeutung
Rx-Data	PA0	RXD1	
Tx-Data	PA1	TXD1	
Tx-Takt	PB4	BRGO1	
Rx-Takt	PA8	CLK1	(Input, CLK1 bei externem Takt, Port-Pin bei Nutzung des BRG1)
RTS	PB12	RTS1	
CTS	PC4	CTS1	
SW1/1	PB0	PB0	
SW1/2	PB1	PB1	

4.1.2.2 SCC2 (/A4, ST9B)

Funktion SCC2	Port	Signal	Bedeutung
Rx-Data	PA2	RXD2	
Tx-Data	PA3	TXD2	
Tx-Takt	PB5	BRGO2	
Rx-Takt	PA10	CLK3	(Input, CLK3 bei externem Takt, Port-Pin bei Nutzung des BRG2)
RTS	PB13	RTS2	
CTS	PC6	CTS2	
SW1/3	PB2	PB2	
SW1/4	PB17	PB17	

4.1.2.3 SCC3 (/A5, ST9C)

Funktion SCC3	Port	Signal	Bedeutung
Rx-Data	PA4	RXD3	
Tx-Data	PA5	TXD3	
Tx-Takt	PB16	BRGO3	
Rx-Takt	PA12	CLK5	(Input, CLK5 bei externem Takt, Port-Pin bei Nutzung des BRG3)
RTS	PB14	RTS3	
CTS	PC8	CTS3	
SW1/5	PC0	PC0	
SW1/6	PC1	PC1	

4.1.2.4 SCC4 (/A6, ST3A Add-On)

Funktion SCC4	Port	Signal	Bedeutung
Rx-Data	PA6	RXD4	
Tx-Data	PA7	TXD4	
Tx-Takt	PB3	BRGO4	
Rx-Takt	PA14	CLK7	Input, CLK7 bei externem Takt, Port-Pin bei Nutzung des BRG4
RTS	PB15	RTS4	
CTS	PC10	CTS4	
SW1/7	PC5	PC5	
SW1/8	PC7	PC7	

4.1.2.5 SMC1 (/A1, ST3B Add-On)

Funktion SMC1	Port	Signal	Bedeutung
Rx-Data	PB7	SMRXD1	
Tx-Data	PB6	SMTXD1	
Baud-Generator	PA9	TOUT1	
Baudrate	PA11	CLK4	
RTS	PB8	RTS5	
CTS	PC2	CTS5	

4.1.2.6 SMC2 (/A2, ST3C Add-On)

Funktion SMC2	Port	Signal	Bedeutung
Rx-Data	PB11	SMRXD2	
Tx-Data	PB10	SMTXD2	
Baud-Generator	PA13	TOUT3	
Baudrate	PA15	CLK8	
RTS	PB9	RTS6	
CTS	PC3	CTS6	

4.2 Chip-Selects und Adressbelegung

Die Angaben zur Adressbelegung verstehen sich bei Nutzung von RTOS-UH.

CS	Typ	Adresse	Größe	Breite
CS0	Flash	0x00800000 - 0x00BFFFFFFF	4 MiB	32 Bit
CS1	DRam	0x00000000 - 0x003FFFFFFF	4 MiB	32 Bit
CS2	ETH1	0x00700000 - 0x007007FF	2 KiB	16 Bit
CS3	SRAM	0x00E00000 - 0x00E7FFFF	512 KiB	8 Bit
CS4	PBus	0x00F00000 - 0x00F007FF	2 KiB	8 Bit
CS5	RTC	0x00F10000 - 0x00F107FF	2 KiB	8 Bit
CS6	ETH2	0x00710000 - 0x007107FF	2 KiB	16 Bit
CS7	LEDs (oberste Bits)	0x00F20000 - 0x00F207FF	2 KiB	8 Bit
intern	Dual-Port RAM 360	0x00FFE000 - 0x00FFE7FF	4 KiB	32 Bit
intern	Register	0x00FFF000 - 0x00FFFFFFF	4 KiB	32 Bit

4.3 Interrupts

Es werden folgende Interruptvektoren genutzt:

IRQ	Anschluß	Level	Vektor-Adresse
IRQ1	EV1 PBus	1	\$64
IRQ2	EV2 PBus	2	\$68
IRQ3	EV3 PBus	3	\$6C
IRQ4	ETH1	4	\$70
IRQ5	ETH2	5	\$74
IRQ6	-		
IRQ7	-		
intern	TIMER	6	\$108
intern	68360	2	\$180-\$200

Für alle 32 internen Interruptquellen des 68360 sind Default-Serviceroutinen vorgesehen, die den jeweiligen Interrupt im CISR-Register löschen und einen RTOS-UH-Event auslösen. Das Betriebssystem überschreibt die jeweilig nach Funktionsumfang erforderlichen Interruptvektoren. In der Default-Belegung werden folgende Events generiert:

Event	Quelle	RTOS-UH
0x80000000	PC0	-
0x40000000	SCC1	+
0x20000000	SCC2	+
0x10000000	SCC3	+
0x08000000	SCC4	+
0x04000000	PC1	-
0x02000000	Timer1	-
0x01000000	PC2	-
0x00800000	PC3	-
0x00400000	SDMA	-
0x00200000	IDMA1	-
0x00100000	IDMA2	-
0x00080000	-	-
0x00040000	Timer2	-
0x00020000	R-TT	-
0x00010000	-	-

Event	Quelle	RTOS-UH
0x00008000	PC4	-
0x00004000	PC5	-
0x00002000	-	-
0x00001000	Timer3	-
0x00000800	PC6	-
0x00000400	PC7	-
0x00000200	PC8	-
0x00000100	-	-
0x00000080	Timer4	-
0x00000040	PC9	-
0x00000020	SPI	-
0x00000010	SMC1	+
0x00000008	SMC2	+
0x00000004	PC10	-
0x00000002	PC11	-
0x00000001	-	-

4.4 PBus

Die PBETH2 kann als PBus-Master eingesetzt werden

4.5 Batterie/Goldcap

Das Gerät ist ggf. mit einem gepufferten RAM ausgestattet. Die Pufferung erfolgt entweder über eine 3,6 Volt Lithiumbatterie oder einen 1 F Goldcap. Die Batterie wird erst bei der Lieferung eingesetzt und hat dann eine Mindestlebensdauer von 5 Jahren, unabhängig von der Einschaltdauer des Gerätes. Die Pufferdauer mit dem Goldcap hängt vom Ladezustand ab, bei geladenem Goldcap ist eine Pufferdauer von min. 14 Tagen gegeben.

5 Programmierung

5.1 Ausblendung des FLASH als Programmspeicher

Fehler beim Programmieren des FLASHes oder fehlerhafte Programme im FLASH können dazu führen, dass das Betriebssystem nicht mehr starten kann.

Der Start des Betriebssystems ohne Anwenderprogramm kann durch Schliessen des ST5 forciert werden.